

Метод оценки пикового тока на логическом уровне с учетом одновременного переключения входов

С.В. Гаврилов, Д.И. Рыжова

Институт проблем проектирования в микроэлектронике РАН (ИППМ РАН),

sergey.v.gavrilov@ippm.ru

Аннотация — С уменьшением технологических норм возрастают проблемы, для решения которых необходим анализ пикового тока в цепях питания, а именно анализ «скачков» напряжения в цепях питания (IR-drop) и выбор ширины шин питания. Существующие подходы к оценке пикового тока делятся на два типа. Нижнюю и наиболее точную оценку дают методы анализа тестовых последовательностей. С другой стороны, методы суммирования максимальных токов для каждого блока схемы позволяют получить верхнюю оценку. Однако методы первого типа не могут обеспечить полноту и надежность проектирования для схем с большим числом внешних входов, а методы поиска верхней оценки не гарантируют достоверность результата, так как не учитывают вариации параметров и логику работы схемы. В данной работе предлагается метод, обеспечивающий существенное по сравнению с другими известными подходами повышение точности оценки пикового тока с учетом одновременного переключения нескольких входов вентиля.

Ключевые слова — статический временной анализ, сложно-функциональный блок, логические корреляции, анализ пикового тока.

I. ВВЕДЕНИЕ

С внедрением каждой новой технологии существенно уменьшаются размеры элементов СБИС и напряжения питания, а степень интеграции возрастает. Это приводит к возникновению новых эффектов, таких как перекрестные помехи, падение напряжения в шинах питания/земли (IR-drop) [1]-[2], шумы в подложке и т.д. Для анализа эффектов, обусловленных особенностями субмикронных и нанотехнологий, разрабатываются новые методики их выявления, коррекции или устранения, которые впоследствии можно интегрировать в САПР.

С увеличением рабочей температуры на 10°C скорость выхода компонентов схемы из строя возрастает примерно вдвое, поэтому перегрев, вызванный чрезмерным рассеиванием мощности, может привести к снижению производительности и надежности чипа. При высоких токах, протекающих в узких шинах земли/питания, напряжение падает и становится ограничивающим фактором в разработке СБИС [3]. Кроме того, низкое напряжение питания свидетельствует об уменьшении запаса помехоустойчивости, необходимого для корректной

работы транзисторов на кристалле. Чтобы избежать логических ошибок, необходимо проектировать схему с учетом падения напряжения и уменьшения запаса помехоустойчивости. Поскольку максимальный ток определяет максимальное падение напряжения, то необходимо решить задачу точной оценки пикового тока в схеме.

На сегодняшний день из публикаций известны методы генерации и моделирования тестовых последовательностей [4]-[6]. Данные методы обеспечивают точную оценку пикового тока, но не обеспечивают полноту тестового покрытия при проектировании СБИС. С другой стороны, существуют методы, ориентированные на поиск верхней оценки на логическом уровне проектирования [7], которые обеспечивают полноту тестового покрытия. Однако оценка пикового тока, полученная с помощью этих методов, является завышенной, и, как следствие, результат оказывается излишне пессимистичным.

Данная работа посвящена разработке методов оценки пикового тока на логическом уровне моделирования на основе интервального подхода [8]-[9], обеспечивающих повышение точности по сравнению с известными методами. Выбор интервального подхода обусловлен существенным возрастанием удельного веса вариаций параметров схем. Как следствие, задержки и токи следует рассматривать не как числа, а как интервалы возможных значений.

Для достижения поставленной цели решаются следующие задачи:

- 1) разработка и анализ модели вентиля <ток-задержка> с учетом одновременного переключения входов;
- 2) разработка метода интерполяции кривых тока для заданных значений фронтов и смещения между ними;
- 3) разработка метода характеристики тока при различных смещениях входных фронтов;
- 4) подбор параметров и режимов работы алгоритма;
- 5) проведение численных экспериментов.

Дальнейшее содержание работы включает следующие разделы.

В разделе II представлен анализ существующих моделей задержек, токов и мощностей библиотечных элементов. В разделе III приведено описание нового подхода к решению задачи оценки максимального тока. В разделе IV представлен маршрут характеристики для расчета пикового тока с учетом одновременного переключения входов. В разделе V представлен алгоритм трилинейной интерполяции кривых пикового тока для заданных значений фронтов и смещения между ними. В разделе VI приведен метод суммирования кривых тока на основе интервального подхода для оценки пикового тока в сложных КМОП-схемах.

II. СУЩЕСТВУЮЩИЕ МОДЕЛИ ВЕНТИЛЯ <ТОК-ЗАДЕРЖКА>

Наиболее простые модели тока, известные сегодня из публикаций, – это модели прямоугольника [10] (рис. 1), треугольника [11] (рис. 2), трапеции [7] (рис. 3), а также гладкая кривая (рис. 4).

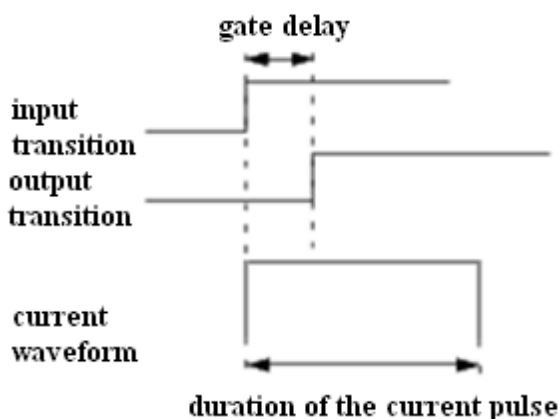


Рис. 1. Прямоугольная модель сигнала тока

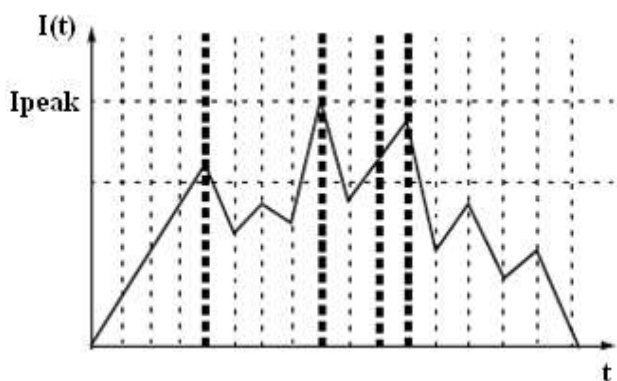


Рис. 2. Треугольная модель сигнала тока

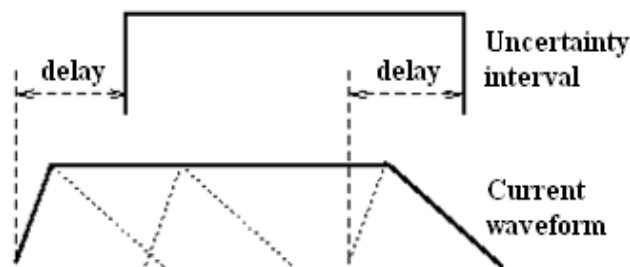


Рис. 3. Трапециевидная модель сигнала тока

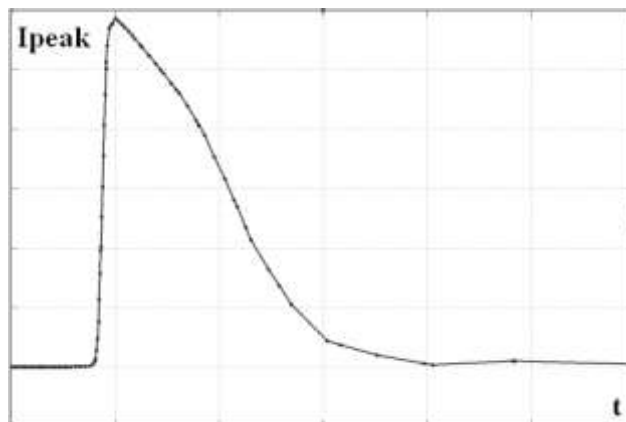


Рис. 4. Точная модель сигнала тока

Наиболее распространенными являются первые три модели. Они являются менее точными, так как из рассмотрения исключается форма сигнала тока. Последняя модель строится по результатам точного моделирования и является дорогостоящей.

В отличие от моделей прямоугольника и треугольника, CCS (Composite Current Source) и ECSM (Effective Current Source Model) модели сохраняют табличные значения функций

$$I_{out} = F(t, S_{inp}, C_{out}),$$

$$V_{out} = G(t, S_{inp}, C_{out}),$$

соответственно, что позволяет строить реальные кривые для зависимостей тока и напряжения от времени. Однако CCS и ECSM модели не содержат данных для построения зависимости тока в цепи питания от времени. В связи с этим появилась необходимость в создании усовершенствованной модели сигнала, позволяющей сохранять значения тока в контрольных точках, выбираемых по уровням напряжения (входных и выходных сигналов).

III. ПРЕДЛАГАЕМАЯ МОДЕЛЬ <ТОК-ЗАДЕРЖКА>

В рамках данной работы были проанализированы зависимости максимального значения тока от входного фронта. Было показано, что при увеличении фронта максимальное значение тока уменьшается, при этом значение интеграла тока остается практически неизменным (табл. 1).

Таблица 1

Зависимость максимального значения и интеграла пикового тока от длительности входного фронта

S_{imp}, ns	$I_{peak}, \mu A$	$Int(I_{peak})$
0.04	2.2527	0.184693
0.08	2.0946	0.184693
0.16	1.8594	0.184692
0.32	1.3825	0.184692
0.64	0.9417	0.184692

Также в рамках исследований были построены зависимости пикового тока от входных фронтов и смещения между ними при одновременном переключении нескольких входов (рис. 5). В результате анализа зависимостей было выявлено, что поведение тока в конкретной схеме зависит от значения смещения между фронтами. При достаточно больших значениях модуля смещения эта зависимость исчезает, и оценка тока сводится к случаю переключения по одному входу. Значение пикового тока достигает максимума при малых значениях смещения, не всегда равных нулю.

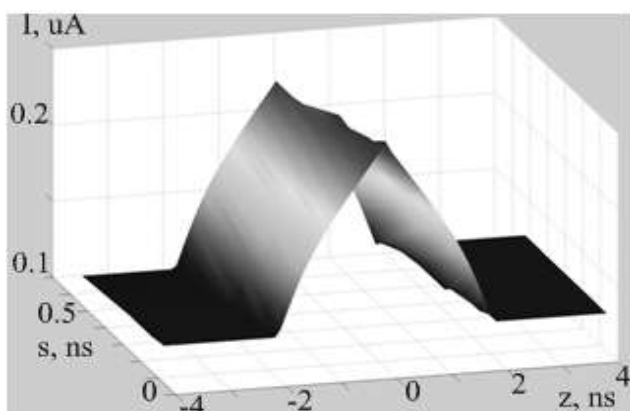


Рис. 5. Зависимость пикового тока от фронта первого входного сигнала и смещения при фиксированном фронте второго входного сигнала

По результатам моделирования было принято решение о разработке более точной модели на основе метода контрольных точек. В этой модели значения тока во времени сохраняются по выбранным уровням входных и выходных напряжений:

$$I_o = \{(t_i, I_i) : V_o(t_i) = OL_i \cdot V_{dd}\}$$

$$I_1 = \{(t_i, I_i) : V_1(t_i) = IL_i \cdot V_{dd}\}$$

$$I_2 = \{(t_i, I_i) : V_2(t_i) = IL_i \cdot V_{dd}\},$$

где $IL = \{IL_i\} = \{0.0 \ 0.1 \ 0.2 \ 0.5 \ 0.8 \ 1.0\}$ – уровни входных сигналов, $OL = \{OL_i\} = \{0.01 \ 0.1 \ 0.2 \ 0.5 \ 0.8 \ 0.9 \ 0.99 \ 0.999\}$ – уровни выходного сигнала.

Было показано, что такой подход обеспечивает достаточно точное соответствие кривой тока, полученной в результате схемотехнического моделирования (рис. 6).

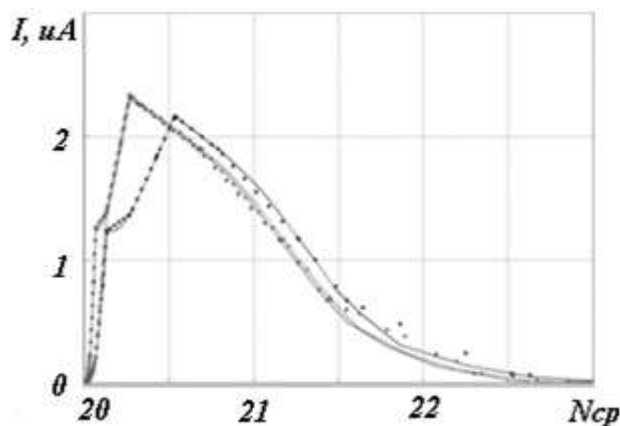


Рис. 6. Зависимость пикового тока от фронтов при фиксированном значении смещения между ними

Разработанная модель тока также включает подмножество данных для NLDМ модели:

$$D_1 = (t_i : V_o(t_i) = 0.5 \cdot V_{dd}) - (t_j : V_1(t_j) = 0.5 \cdot V_{dd})$$

$$D_2 = (t_i : V_o(t_i) = 0.5 \cdot V_{dd}) - (t_j : V_2(t_j) = 0.5 \cdot V_{dd})$$

$$S_o^r = (t_i : V_o(t_i) = 0.8 \cdot V_{dd}) - (t_j : V_o(t_j) = 0.2 \cdot V_{dd})$$

IV. АЛГОРИТМ ХАРАКТЕРИЗАЦИИ ПИКОВОГО ТОКА

Для решения проблемы оценки пикового тока в больших схемах был разработан алгоритм характеристики тока в контрольных точках на основе двойного деления по параметру смещения входных фронтов.

Метод дихотомии с хорошей точностью определяет максимальные значения тока для вентилях pand2 (рис. 7) и por2 (рис. 8).

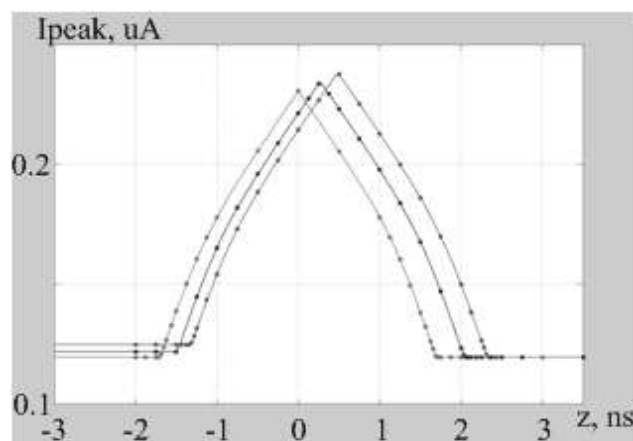


Рис. 7. Зависимость пикового тока от смещения при фиксированных входных фронтах для элемента pand2

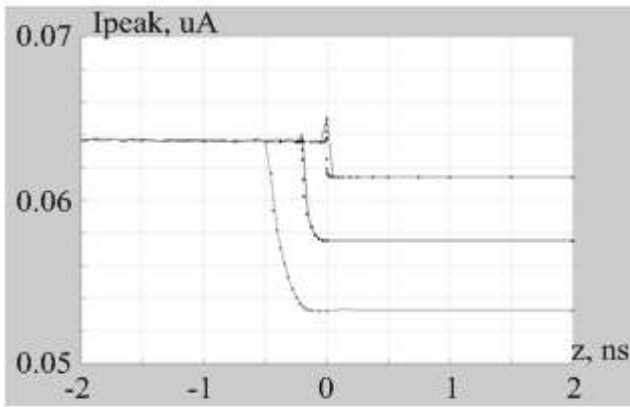


Рис. 8. Зависимость пикового тока от смещения при фиксированных входных фронтах для элемента pos2

Из полученных в результате применения метода контрольных точек значений тока, фронтов и смещений строится таблица характеристики, по которой в дальнейшем можно делать интерполяцию по смещениям между входными фронтами. Алгоритм характеристики тока в контрольных точках на основе дихотомического деления по параметру смещения входных фронтов представлен на рис. 9.

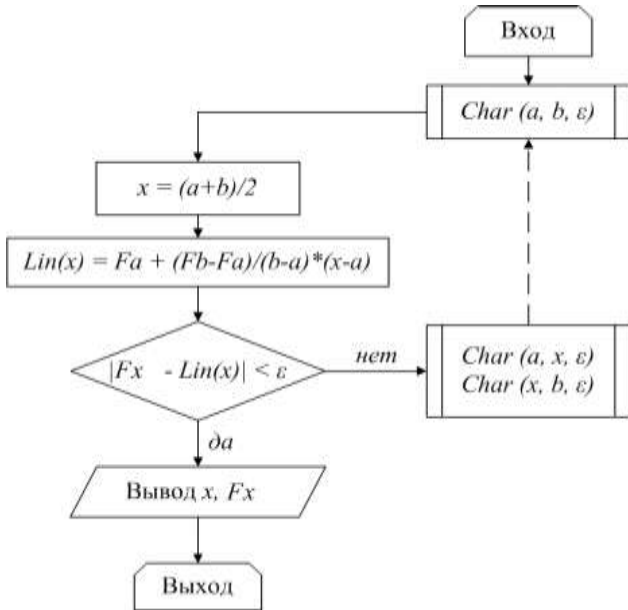


Рис. 9. Алгоритм характеристики тока в контрольных точках на основе дихотомического деления по параметру смещения входных фронтов

V. АЛГОРИТМ ТРИЛИНЕЙНОЙ ИНТЕРПОЛЯЦИИ

На этапе анализа схемы требуется интерполяция кривых тока во времени для заданных значений фронтов и смещения между ними. Классический алгоритм билинейной интерполяции неприменим в данном случае, так как пиковый ток представляет собой функцию от входных фронтов и смещения. То есть, если в классической билинейной интерполяции каждому значению фронта соответствовало бы одно значение смещения, то в нашем случае каждому значению фронта соответствует 4 значения смещения.

Поэтому для анализа тока в конкретной ситуации был разработан алгоритм трилинейной интерполяции пикового тока в контрольных точках (рис. 10).

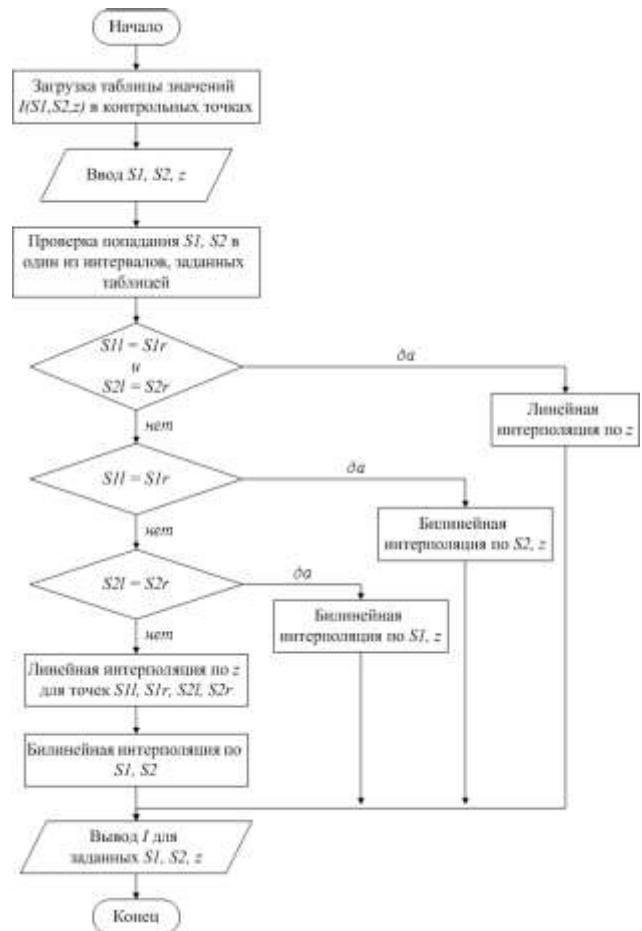


Рис. 10. Алгоритм трилинейной интерполяции в контрольных точках

Алгоритм построения кривых зависимости тока от времени на основе трилинейной интерполяции токов в контрольных точках включает следующие этапы:

1. Загрузка таблицы значений тока в контрольных точках.
2. Ввод значений фронтов и смещения между ними, для которых нужно найти максимальный ток.
3. Определение интервала, в который попадают заданные фронты.
4. Далее возможны четыре случая:
 - при попадании в узел сетки проводится линейная интерполяция по смещению;
 - при попадании на одно из ребер сетки проводится билинейная интерполяция по смещению и фронту, не попавшему на ребро;
 - иначе, проводится линейная интерполяция по смещению, а потом билинейная интерполяция по фронтам.
5. Вывод значений тока во времени в контрольных точках.

VI. МЕТОД СУММИРОВАНИЯ КРИВЫХ

Для оценки пикового тока в сложных КМОП-схемах в данной работе используется упрощенная методика суммирования кривых [12]: временная ось разбивается на 100 временных интервалов, и в каждом интервале значения токов при переключении вентиля суммируются. Таким образом строится максимальная огибающая по току:

$$I_j = \max_p \sum_i I_{ijp}, j \in [1:100].$$

В рамках данной работы была выполнена серия численных экспериментов по оценке пикового тока в схемах ISCAS-85 [13]. Результаты метода контрольных точек I_{\max}^{CP} сравнивались с результатами точного схемотехнического моделирования I_{\max}^{Spice} (рис. 11-13) по формуле:

$$\Delta = \frac{I_{\max}^{CP} - I_{\max}^{Spice}}{I_{\max}^{Spice}}.$$

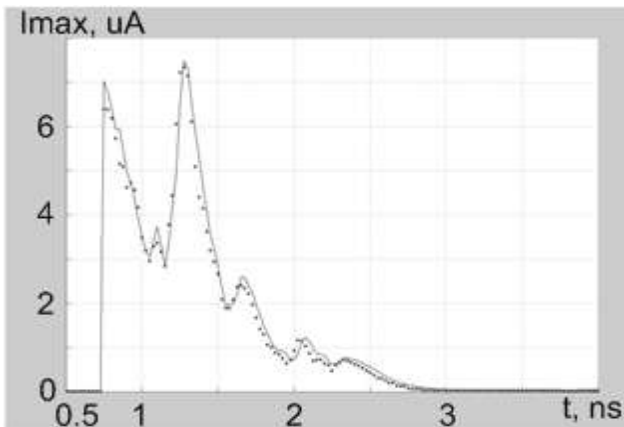


Рис. 11. Сравнение результатов метода контрольных точек (I_{\max}^{CP}) и точного моделирования (I_{\max}^{Spice}) для схемы C432

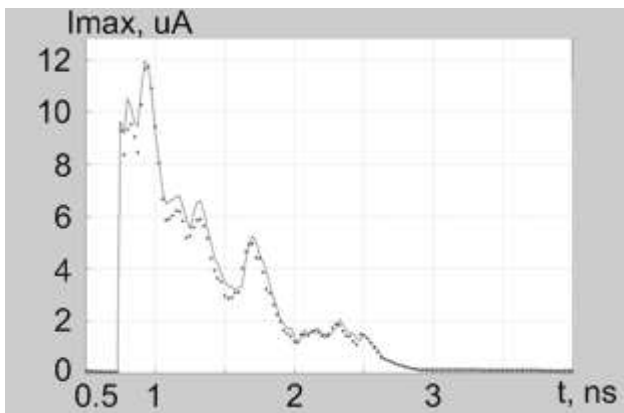


Рис. 12. Сравнение результатов метода контрольных точек (I_{\max}^{CP}) и точного моделирования (I_{\max}^{Spice}) для схемы C1355

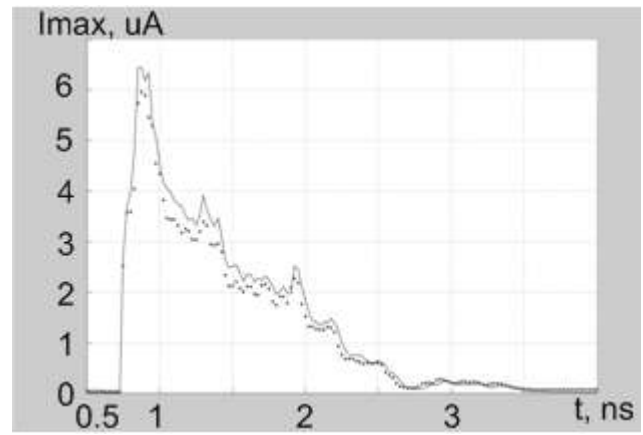


Рис. 13. Сравнение результатов метода контрольных точек (I_{\max}^{CP}) и точного моделирования (I_{\max}^{Spice}) для схемы C1908

График I_{\max}^{CP} показан на рисунках сплошной линией, график I_{\max}^{Spice} – точками.

Сравнение результатов метода контрольных точек со схемотехническим моделированием показало, что ошибка при нахождении максимального значения тока для больших схем не превышает 7%.

Модель дает точную оценку пикового тока даже в случае появления неполных переключений (glitches) на выходе вентиля. Однако размерность задачи при этом возрастает, и характеристика схем в таких случаях делается «на лету». В табл. 2 приведены статистические данные по возникновению неполных переключений на выходе при одновременном переключении разного количества входов. На основе численных экспериментов было показано, что хотя ложные переключения и оказывают существенное влияние, они составляют довольно малый процент всех переключений.

Таблица 2

Статистические данные по возникновению неполных переключений (glitches) на выходе различных элементов

Элемент	Количество переключающихся входов	dynamic output states	static output states	glitches, %
2xnand2	0	0	23	0
	1	46	25	
	2	15	15	
C17	0	0	166	0
	1	203	92	
	2	76	63	
C432	0	0	8221	1.986

Элемент	Количество переключающихся входов	dynamic output states	static output states	glitches, %
	1	4904	3091	
	2	1070	1331	
	3	55	186	
	4	6	36	
Cnt_0	0	0	4393	8.597
	1	2986	1331	
	2	552	785	
	3	8	45	
Cnt_1	0	0	4603	8.759
	1	3173	1454	
	2	539	889	
	3	12	30	

VII. ЗАКЛЮЧЕНИЕ

В данной работе исследованы существующие методы оценки пикового тока с учетом и без учета одновременного переключения. Разработана модель тока на основе метода контрольных точек, обеспечивающая повышение точности моделирования по сравнению с известными методами. Показано, что предложенный подход обеспечивает достаточно точное соответствие кривой тока, полученной в результате схемотехнического моделирования, а также достаточно точный расчет задержек и фронтов.

Для повышения точности оценки пикового тока на логическом уровне предложен алгоритм характеристики тока потребления вентилях в контрольных точках на основе дихотомического деления по параметру смещения входных фронтов.

Предложен алгоритм построения кривых зависимости тока от времени на основе трilinearной интерполяции токов в контрольных точках.

Проведены численные эксперименты по исследованию модели вентиля при одновременном переключении входов. Проведены численные эксперименты по интерполяции пикового тока в контрольных точках. Показано, что предлагаемый подход обеспечивает эффективный расчет пикового

тока на уровне логического моделирования с точностью в пределах 7% по сравнению со схемотехническим моделированием при существенном ускорении на уровне логического моделирования.

Дальнейшее развитие данной работы ориентировано на разработку более точной модели для оценки пикового тока на основе анализа распространения логических ограничений вдоль схемы.

ЛИТЕРАТУРА

- [1] Kose S. Efficient algorithms for fast IR drop analysis exploiting locality // INTEGRATION. 2012. № 45. P. 149-161.
- [2] Geden B. Understand and Avoid Electromigration (EM) & IR-drop in Custom IP Blocks // Synopsys Webinars. 2011.
- [3] Halford C, Geden B. IR-Drop Analysis // Advanced Layout Solutions. 2009.
- [4] Hsiao S. Peak Power Estimation Using Genetic Spot Optimization for Large VLSI Circuit // Design, Automation and Test in Europe Conference. 1999. P. 175-179.
- [5] Ganeshpure K. A Pattern Generation Technique for Maximizing Switching Supply Currents // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. 2012. P. 986-998.
- [6] Mangassarian H., Najm F. Maximum Circuit Activity Estimation Using Pseudo-Boolean Satisfiability // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. 2012. P. 271-284.
- [7] Kriplani H. Pattern Independent Maximum Current Estimation in Power and Ground Buses of CMOS VLSI Circuits: Algorithms, Signal Correlations and Their Resolution // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. 1995. P. 998-1012.
- [8] Стемпковский А.Л., Гаврилов С.В. Методы логического и логико-временного анализа цифровых КМОП БИС. М.: Наука. 2007. С. 36-48, С. 77-79, С. 159-168.
- [9] Гаврилов С.В., Гудкова О.Н. Методы ускоренной характеристики больших параметризованных сложно-функциональных блоков // IV Всероссийская научно-техническая конференция «Проблемы разработки перспективных микро- и наноэлектронных систем – 2010». Сборник трудов. М.: ИПИМ РАН. 2010. С. 154-159.
- [10] Chowdhury S. Estimation of maximum currents in MOS IC logic Circuits // IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems. 1990. P. 642-654.
- [11] Jiang Y.-M. Estimation for Maximum Instantaneous Current Through Supply Lines for CMOS Circuits // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. 2000. P. 61-73.
- [12] Sudhakar B. Estimation of maximum current envelope for power bus analysis and design // International symposium on Physical design. 1998.
- [13] Xu J. Perform the SPICE Simulation of ISCAS85 Benchmark Circuits for research // Electrical and Computer Engineering, University of Illinois at Chicago. 2008.