

Алгоритм физического синтеза в блоки элементов с диффузией постоянной ширины

Н.В. Рыженко

ЗАО «Интел А/О», nikolai.v.ryzhenko@intel.com

Аннотация — Неуклонное уменьшение размера транзисторов при сохранении длины волны лазера, используемого при оптической литографии, требует внедрения всё более и более сложных технологий производства интегральных схем, таких как экспозиция одного слоя посредством нескольких масок. Использование подобных технологий увеличивает время расчёта литографических масок, объём необходимого вспомогательного компьютерного оборудования и стоимость всего производства интегральных схем в целом. В нашей работе мы предлагаем альтернативный взгляд на проблему – как с помощью заданной высокой регулярности топологии уменьшить сложность обчёта масок или же отдалить необходимость использования дорогостоящих технологий в процессе литографии.

Ключевые слова — регулярный шаблон, физический синтез.

I. ВВЕДЕНИЕ

С переходом на нанометровые технологии производства сверхбольших интегральных схем (СБИС), фокус внимания полупроводниковой индустрии всё больше и больше смещается в сторону от классической задачи достижения максимальных характеристик производительности электронного устройства, при заданных ограничениях на потребляемую мощность. На первый план выходят проблемы производства СБИС и, в первую очередь, сложности связанные с процессом литографии нанометровых объектов, размеры которых на данный момент уже в разы меньше, чем длина рабочей световой волны 193 нм.

Реальной альтернативы оптической литографии на длине волны в 193 нм в данный момент не существует. Наиболее вероятным преемником является технология ультрафиолетовой литографии, в развитие которой полупроводниковая индустрия вкладывает значительные ресурсы. По самым оптимистичным оценкам, новая технология станет доступной уже в 2012 году, однако, большинство экспертов склоняются в своём мнении к тому, что промышленные устройства ультрафиолетовой литографии вряд ли появятся раньше 2015 года [1].

В процессе же производства на основе традиционной оптической литографии используются всё более и

более сложные технологии, адресованные, в первую очередь, на уменьшение вариативности объектов топологии (транзисторов, проводов и контактов). К этим технологиям относится *optical proximity correction*, сложная вычислительная задача по изменению форм исходных прямоугольных объектов таким образом, чтобы, после освещения маски рабочим лазером интерференционная картина образовывала на кристалле структуры максимально прямолинейной формы [2]-[3].

Дополнительной, но не альтернативной, является технология изготовления полупрозрачных масок со сдвигом фазы световой волны [2]-[3].

И, наконец, наиболее перспективной, но тоже не альтернативной вышеупомянутым, является технология двойных масок, с помощью которой технологи намереваются перейти рубеж в 22 нм. В данной технологии для изготовления слоя кристалла вместо одной маски используются две, которые поочередно освещаются лазером. Предполагается, что технология двойных масок со временем трансформируется в технологию нескольких масок, и будет достигнут рубеж в 11 нм.

Понятно, что использование подобных технологий увеличивает время расчёта масок, объём необходимого вычислительно компьютерного оборудования и стоимость всего производства интегральных схем в целом. Так, исключительно дорогостоящее литографическое оборудование на двойной маске работает ровно в два раза дольше, что приводит к значительным дополнительным расходам производства.

В нашей работе мы предлагаем альтернативный взгляд на проблему – как с помощью заданной высокой регулярности топологии уменьшить сложность обчёта масок или же отдалить необходимость использования всё более дорогостоящих технологий в процессе литографии.

В нашей модели диффузия представляет собой области прямоугольной формы произвольного размера, длиной до нескольких десятков транзисторов. Сток-исток соседних транзисторов в такой полосе или объединены, или же изолированы друг от друга затвором всегда закрытого разделяющего транзистора.

Предложенный алгоритм физического синтеза образует кластеры из элементов с диффузией одинаковой ширины, формируя неразрывные полосы регулярной диффузии. Модифицированный алгоритм выбора нагрузочной способности элементов уменьшает деградацию основных параметров схемы (ток утечки и производительность) до нескольких процентов по сравнению с обычным физическим синтезом. Формирование кластеров приводит к некоторому ухудшению трассируемости схемы. В работе представлены подходы для уменьшения этого негативного эффекта.

II. РАЗМЕЩЕНИЕ ЭЛЕМЕНТОВ В БЛОКИ С РЕГУЛЯРНОЙ ДИФфуЗИЕЙ

На рис. 1 показано размещение стандартных ячеек (элементов) в блоки с диффузией постоянной ширины. Каждый блок состоит из двух прямоугольных полос диффузии, одна полоса P типа, другая - N типа. Размер блока в горизонтальном направлении не ограничен.

Полосы поликремния, выполненные по единому шаблону поверх полос диффузии, образуют регулярную решётку на всей области размещения стандартных ячеек. В процессе литографии полоса поликремния: а) может объединиться с противоположной полосой, образовав комплементарную пару транзисторов; б) может быть подключена к запирающему уровню напряжения, образовав постоянно закрытый транзистор; или же в) остаться без подключения. За счёт регулярного шаблона число возможных комбинаций в слое поликремния сводится к минимуму.

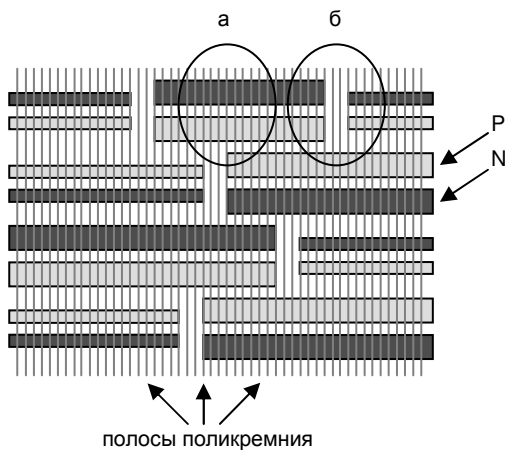


Рис. 1. Размещение элементов в блоки с одинаковой шириной диффузии

Пара полос P- и N-диффузии заданной ширины называется диффузионным семейством. Стандартные ячейки, принадлежащие одному диффузионному семейству, могут быть размещены вплотную друг к дру-

гу, при этом объединяются соответствующие периферийные полосы поликремния, и ячейки образуют единый блок (область 'а' на рис. 1). Общая полоса поликремния подключается к запирающему уровню напряжения и становится постоянно закрытым изолирующим транзистором, обеспечивая электрическую изоляцию между стоком и истоком этого транзистора.

На рис. 2 схематически изображены три примыкающих элемента: трёхходовой элемент, двухходовой элемент и одноходовой инвертор. Способ и место подключения изолирующего транзистора к запирающему уровню напряжения определяется конкретным схемотехническим решением.

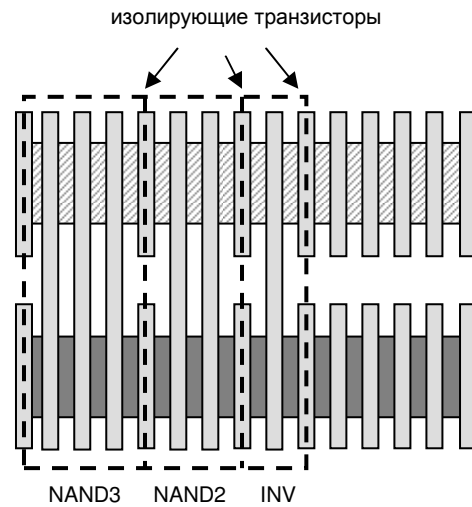


Рис. 2. Примыкающие элементы внутри блока разделены изолирующими транзисторами

Соседние полосы диффузии разделены пустым пространством (область 'б' на рис. 1). Длина пустой области кратно шагу полос поликремния (рис. 3).

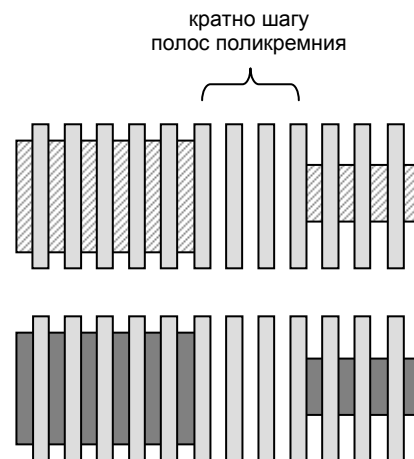


Рис. 3. Соседние полосы диффузии разделены свободным пространством

Минимально допустимое расстояние между соседними полосами диффузии L_{crit} выбирается так, что в

процессе оптической литографии одна полоса диффузии не влияла на другую.

Предложенный транзисторный шаблон отличается исключительной регулярностью. В процессе оптической литографии вариативность объектов в слоях диффузии и поликремния, обусловленная произвольным расположением разнообразных элементов топологии, сводится к минимуму.

Особенность изготовления библиотеки стандартных ячеек, на предложенном регулярном шаблоне, заключается в том, что для каждого элемента из традиционной библиотеки и для каждого диффузионного семейства создаётся равноценный по мощности аналог. Для обеспечения заданной мощности элемента необходимое количество маломощных транзисторов подключается параллельно.

III. ФИЗИЧЕСКИЙ СИНТЕЗ.

В работе исследуется подход по физическому синтезу в блоки с регулярной диффузией, состоящий из двух этапов. На первом этапе размещение, буферизация и изменение размеров элементов делается без учёта возможной регулярности. Основная задача первого этапа получить электронное устройство с характеристиками трассируемости, мощности и производительности близкими к заданным значениям.

На втором этапе изменение размеров элементов и последующая легализация размещения элементов выполняется таким образом, чтобы окончательное размещение элементов соответствовало технологическому ограничению: расстояние между элементами, принадлежащими разными диффузионным семействам, должно быть больше либо равно L_{crit} . В упрощённой модели данной работы предполагается, что элементы в соседних рядах не влияют друг на друга в процессе оптической литографии.

Перед вторым этапом физического синтеза элементы, размещённые в одном ряду, предварительно разбиваются на группы. Расстояние между каждыми двумя соседними элементами в группе меньше L_{crit} . Расстояние между двумя группами элементов больше либо равно L_{crit} .

А. Формирование блоков элементов с одинаковыми диффузионными семействами

Для изменения размеров элементов используется итеративный приближённый алгоритм, основанный на методе Лагранжа [4]. В основе базового алгоритма лежит следующий подход. На очередной итерации изменения размера элементов для каждого элемента из электрической схемы перебираются все возможные кандидаты-заменители из стандартной библиотеки элементов (т.е. ячейки другой мощности, но реализующие аналогичную логическую функцию), и для

каждого кандидата вычисляется взвешенная функция задержки, потребляемой мощности и занимаемой площади. После выбора кандидатов с наилучшей целевой функцией пересчитываются временные характеристики всего электронного устройства, веса элементов обновляются по заданному алгоритму, и алгоритм повторяется. Обычно, для достижения финального локального минимума требуется несколько десятков итераций изменения размеров элементов.

В обычном случае порядок обхода определяется последовательным порядком элементов в логической цепи. Мы расширили базовый алгоритм изменения размеров элементов, чтобы учитывать относительный порядок элементов внутри каждой заданной группы и минимизировать число диффузионных границ N_{diff} , т.е. число примыкающих друг к другу элементов в блоке, принадлежащих разным диффузионным семействам.

В модифицированном алгоритме изменения размеров элементов, для каждого элемента выбирается не один лучший кандидат на замену, а несколько - по одному для каждого диффузионного семейства. Кандидаты, которые нарушают технологические ограничения, удаляются из рассмотрения. К таким технологическим ограничениям относится, например, соответствие мощности элемента его фактической нагрузке. Кандидаты, у которых значение взвешенной функции задержки превышает оптимальное значение больше чем на максимально разрешённую величину, также исключаются из рассмотрения. В противном случае могут недопустимо ухудшиться временные характеристики всего дизайна.

Изменения размеров группы элементов начинается с геометрически самого крайнего элемента; без ограничения общности, пусть это будет самый левый элемент. Для данного элемента A проводятся вышеописанная выборка кандидатов, и для каждого диффузионного семейства и его лучшего кандидата создаётся так называемый вектор решений S . Вектор решений – это упорядоченная группа элементов, каждый из которых принадлежит некоему определённому диффузионному семейству. Затем алгоритм переходит к следующему по порядку элементу B , повторяется выборка лучшего кандидата для каждого диффузионного семейства, после чего текущее число векторов решений $\{S\}$ в общем случае достигает N^2 , где N число диффузионных семейств. Другими словами, после двух элементов текущими векторами решений является N^2 пар элементов A и B со всеми возможными комбинациями диффузионных семейств. Со второго элемента, алгоритм делает отбраковку неперспективных решений.

1) Решение S_j исключается из рассмотрения, если существует другое решение S_k , у которого: а) последний элемент в векторе имеет такое же диффузионное

семейство, б) меньшее либо равное число диффузионных границ и в) меньшая либо равная целевая функция изменения размеров элементов. Очевидно, что для любого последующего диффузионного семейства D , соотношение между решениями S_j+D и S_k+D остаётся тем же самым, как и между решениями S_j и S_k . S_j+D по-прежнему имеет меньшее либо равное число диффузионных границ и, одновременно, меньшую либо равную целевую функцию изменения размеров элементов, чем S_k+D , так что мы можем исключить решение S_j .

2) Когда размер решений достигает 3-х и более элементов, выполняется дополнительная проверка. Если D_i последнее диффузионное семейство в решении S , $D_i \neq D_{i-1}$, $D_{i-1} \neq D_{i-2}$, и $Cost(D_{i-1}) \geq OptCost(C_{i-1})$, где $OptCost(C_{i-1})$ оптимальное значение функции изменения размеров элементов для элемента C_{i-1} , тогда решение S также может быть исключено из рассмотрения. В данном случае диффузионное семейство D_{i-1} создаёт максимальное число (т.е. 2) диффузионных границ между двумя соседними диффузионными семействами D_i и D_{i-2} , и в то же самое время целевая функция D_{i-1} не является оптимальной, так что нет причины хранить решение S и развивать его на дальнейших итерациях.

3) Решение S_j длины L также исключается из рассмотрения, если существует другое решение S_k , у которого меньше целевая функция и меньшее число диффузионных границ. Пусть решение S_j оканчивается на диффузионное семейство D_1 , а решение S_k оканчивается на D_2 .

Первый случай. Если D_2 оптимальное диффузионное семейство для следующего элемента в блоке, тогда при любом D $S_j + D$ имеет одновременно большее число диффузионных границ и худшую целевую функцию, чем $S_k + D_2$, поэтому S_j может быть исключено из рассмотрения.

Второй случай. Пусть D_1 оптимальное диффузионное семейство для следующего элемента в блоке. Тогда решение $S_j + D_1$ имеет то же самое число диффузионных границ, но худшую целевую функцию, чем $S_k + D_1$. При всех остальных D $S_j + D$ имеет одновременно большее число диффузионных границ и худшую целевую функцию, чем $S_k + D_1$.

Третий случай. Пусть и D_1 , и D_2 - неоптимальные диффузионные семейства для следующего элемента в блоке, а D_3 - оптимальное, тогда $S_j + D_1$ имеет то же самое число диффузионных границ, как и $S_k + D_3$, но худшую целевую функцию. $S_j + D_3$ имеет и большее число диффузионных границ, чем $S_k + D_3$, и худшую целевую функцию.

При достижении последнего элемента из группы, отбрасываются те решения, целевая функция которых превышает оптимальное значение на максимально допустимую величину. Среди оставшихся решений

окончательно выбирается решение с минимальным количеством диффузионных границ.

Таким образом, предложенный алгоритм подбора размеров элементов для упорядоченной группы элементов перебирает все возможные наборы диффузионных семейств. Окончательное решение имеет минимальное число диффузионных границ за счёт фиксированной деградации основной целевой функции. Отбраковка неперспективных решений позволяют избежать степенной сложности алгоритма и ограничить число возможных решений полиномом невысокой степени.

Б. Легализация размещения элементов

Легализация размещения выполняется после каждой итерации для устранения перекрытий между стандартными ячейками, возникающих в результате изменения физических размеров элементов. Другая задача легализации – сдвиг элементов, принадлежащих разным диффузионным семействам, на расстояние не менее чем L_{crit} . Легализация выполняется с сохранением относительного расположения элементов в ряду.

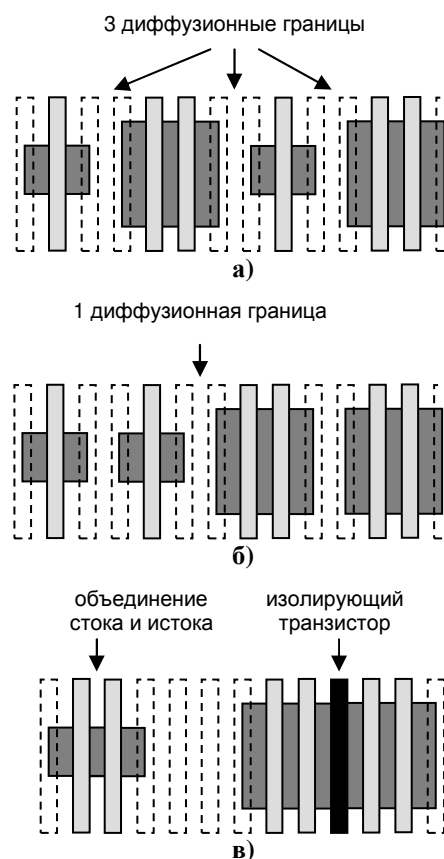


Рис. 4. Перестановка элементов с целью уменьшения числа диффузионных границ

Перед легализацией изменяется порядок элементов в группе с целью уменьшения числа диффузионных границ. Для элементов, попавших в двигающееся по рядам элементов окно, определяются все возможные

комбинации взаимного расположения, и выбирается оптимальный порядок элементов. Рис. 4 иллюстрирует алгоритм.

На рис. 4 показано одна из полос диффузии (Р или N) для четырёх элементов. Для наглядности, предположим, что комплементарная полоса диффузии этих элементов имеет аналогичные размеры. Четыре элемента в том размещении, как показано на рис. 4а, образуют три диффузионных границы. При перестановке центральных элементов число диффузионных границ снижается с трёх до одной (рис. 4б).

Рядом стоящие элементы, с одинаковыми по размеру полосами диффузии, могут быть объединены в единый блок. На рис. 4в стоящие слева одноходовые элементы (инверторы) объединяют сток и исток своих транзисторов. Необходимое условие такой трансформации – объединяемые сток и исток должны быть подключены к единой сигнальной цепи. В большинстве случаев, ею являются цепи земли и питания.

Элементы, стоящие справа на рис 4в, объединяют свои диффузии и периферийные полосы поликремния (на рис. 4 эти полосы показаны штрихованной линией). При этом, общая для данных элементов полоса поликремния подключается к блокирующему сигналу напряжения, образуя затвор изолирующего транзистора. Сток и исток такого транзистора подключены к различным цепям, но поскольку изолирующий транзистор постоянно закрыт, то между соседними элементами не возникает короткого замыкания.

Отметим, что размер окна, в которое попадают переставляемые элементы, определяется сеткой глобальной трассировки. Перестановка элементов не должна влиять на общую картину глобального распределения трассировочных цепей. Допустимым является смещение элементов на расстояние не более чем на одну-две клетки сетки глобальной трассировки.

IV. ЭКСПЕРИМЕНТАЛЬНЫЕ ДАННЫЕ

Для экспериментов было выбрано семь основных типов комбинационных элементов из промышленной библиотеки стандартных элементов. 212 элементов различной мощности были автоматически синтезированы в равноценные аналоги для 16 диффузионных семейств. Для сверхмощных элементов мы ограничились диффузионными семействами с широкими полосами диффузии.

После удаления идентичных реализаций, в регулярную библиотеку вошли 1000 уникальных стандартных ячеек на прямоугольных полосах диффузии. В библиотеку, также, были добавлены несколько элементов памяти (триггеров). Для синтеза был выбран декодер, состоящий из 8 тыс. комбинационных элементов и 92 триггеров.

Различаются два вида допустимой деградации целевой функции алгоритма: а) деградация функции временных задержек для каждого элемента в отдельности (D_A), и б) средняя деградация основной целевой функции для группы элементов (D_B). (Напомним, целевая функция алгоритма подбора размеров элементов состоит из суммы взвешенной функции временных задержек распространения сигнала и взвешенной функции тока утечки элемента).

Эксперименты показали, что временные характеристики крайне чувствительны к изменению величины D_A (рис. 5). Уже при деградации $D_A=2\%$ (кривая на рис. 5 отмечена более толстой линией) суммарная разница негативных временных задержек превышает 200 псек, в то время как норма для данного блока -100 псек.

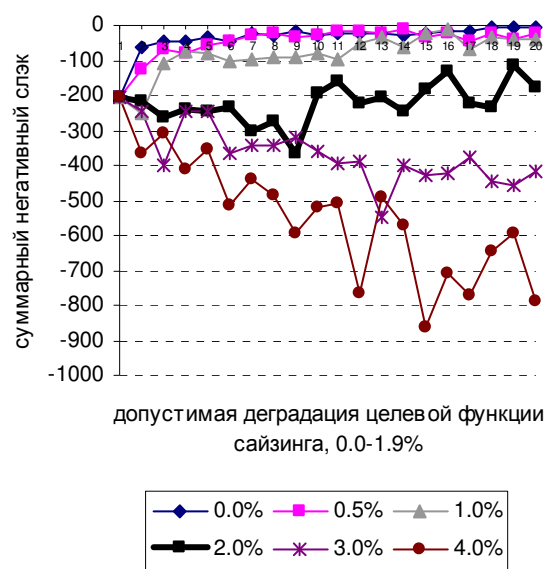


Рис. 5. Зависимость СНС от деградации целевой функции сайзинга (0.0-1.9%) для различных значений максимально допустимой деградации функции временных задержек элемента (0-4%)

При фиксированном значении D_A , уменьшение числа диффузионных границ ведёт к увеличению суммарного тока утечки элементов. При оценке различных комбинаций групп стандартных ячеек, которые ведут к уменьшению числа диффузионных границ, выбор, в большинстве случаев, делается в пользу более мощных элементов, иначе бы пострадали временные характеристики схемы. Ток утечки напрямую связан с мощностью элемента, отсюда и характер зависимости на рис. 6. На рис. 6 показана зависимость тока утечки от числа диффузионных границ для фиксированного $D_A=1\%$.

Рис. 6 также демонстрирует и количественные соотношения между метриками. Кривая зависимости суммарного тока утечки элементов от числа диффузионных границ демонстрирует нелинейную зависи-

мость. Для данного примера, при числе ~ 1700 диффузионных границ дальнейшее увеличение допустимой деградации целевой функции не приводит к сколь угодно значительному улучшению метрики регулярности. Таким образом, при среднем размере блока в 4-5 элементов увеличение суммарного тока утечки составляет 20%.

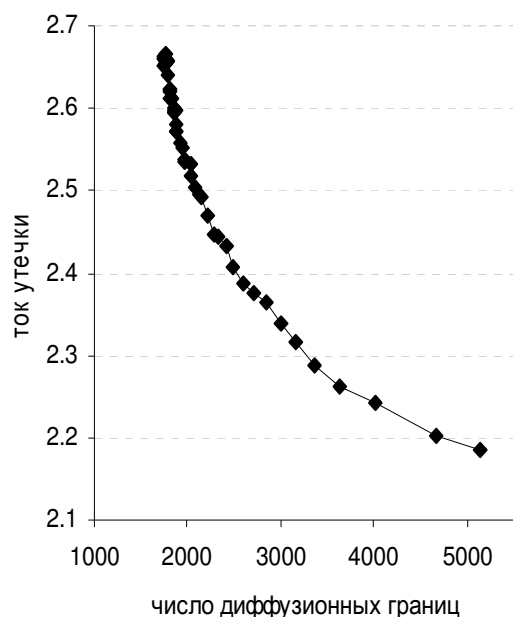


Рис. 6. Зависимость тока утечки от числа диффузионных границ при фиксированном $D_A=1\%$

V. ЗАКЛЮЧЕНИЕ

В работе предложен транзисторный шаблон экстремальной регулярности в слоях диффузии и поликремния. Диффузия представляет собой области прямоугольной формы произвольного размера, длиной до нескольких десятков и сотен транзисторов. Стандартные ячейки, принадлежащие одному диффузионному семейству, могут быть размещены вплотную друг к другу, при этом ячейки образуют единый блок. Общая полоса поликремния между соседними ячейками подключается к запирающему уровню напряжения и становится постоянно закрытым изолирующим транзистором, обеспечивая электрическую изоляцию между стоком и истоком этого транзистора.

Предложена модификация алгоритма подбора размеров и мощности элементов; для упорядоченной группы элементов алгоритм перебирает все возможные наборы диффузионных семейств. Окончательное решение имеет минимальное число диффузионных границ при фиксированной деградации основной це-

левой функции алгоритма. Отбраковка неперспективных решений позволяют избежать степенной сложности алгоритма и ограничить число возможных решений полиномом невысокой степени.

Эксперименты показали возможность увеличения регулярности проектируемого электронного блока (где опосредованной метрикой выступает число диффузионных границ) за счёт контролируемой деградации основных характеристик, в первую очередь суммарного тока утечки элементов. Временные характеристики схемы остаются при этом на заданном уровне.

В то же самое время, эксперименты показали ограниченность возможностей алгоритма подбора размеров элементов. Размер диффузионных блоков в среднем составляет 4-5 элементов при 20%-ом ухудшении суммарного тока утечки.

Возможным дальнейшим направлением данной работы является разработка алгоритма совместной задачи размещения и подбора размеров элементов в регулярные блоки. В данной работе изменение размещения элементов ограничивается локальной перестановкой соседних элементов с ограничением на максимальное удаление от изначальной позиции. Данное ограничение вводится большей частью потому, что не было возможности управлять (и контролировать) процессом размещения и функцией трассируемости промышленного пакета САПР, используемого в данной работе.

Другим возможным направлением исследования являются работы по улучшению алгоритма подбора размеров элементов. Выборочное применение допустимой деградации временных задержек элементов на критических и некритических путях также может дать дополнительный эффект.

ЛИТЕРАТУРА

- [1] Mark LaPedus, Lithography's generation gap. Electronic Engineering Times, March 22, 2010.
- [2] L. W. Liebmann, Layout impact of resolution enhancement techniques: impediment or opportunity? Int. Symp. On Physical Design, 2003.
- [3] F. M. Schellenberg, Resolution enhancement technology: the past, the present and extension for the future. SPIE Microlithography Symposium, 2004.
- [4] Chung-Ping Chen, Chris C. N. Chu and D. F. Wong. Fast and Exact Simultaneous Gate and Wire Sizing by Lagrangian Relaxation. ICCAD98.